

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-251302

(43)Date of publication of application : 17.09.1999

(51)Int.CI. H01L 21/3065  
C23F 4/00

(21)Application number : 10-228225 (71)Applicant : LAM RES CORP

(22)Date of filing : 12.08.1998 (72)Inventor : TRACY DAVID H  
BALISTEE BRIAN G

(30)Priority

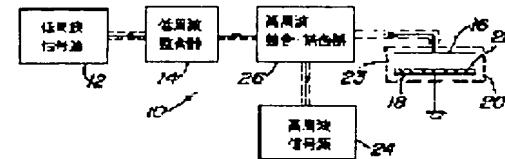
Priority number : 85 722623 Priority date : 12.04.1985 Priority country : US

## (54) PLASMA ETCHING METHOD

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a low frequency etching method where improvement is performed in such a manner that ununiformity of a high spatial frequency is reduced.

**SOLUTION:** A specified output of a low frequency signal source 12 constituting a main energy source for etching a wafer, and a specified output of a high frequency signal source 24 whose frequency is lower than that of the low frequency signal source 12, are coupled and supplied across a pair of electrodes, for plasma etching. By using a frequency trap of a coupled circuit which is tuned to a frequency of a high frequency signal, the high frequency signal from the high frequency signal source 24 is prevented from being fed back to the low frequency signal source 12. By using capacitive means of the coupled circuit, the low frequency signal is prevented from passing the frequency trap and reaching the high frequency signal source. Thus, uniformity of etching is improved.



## LEGAL STATUS

[Date of request for examination] 12.08.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

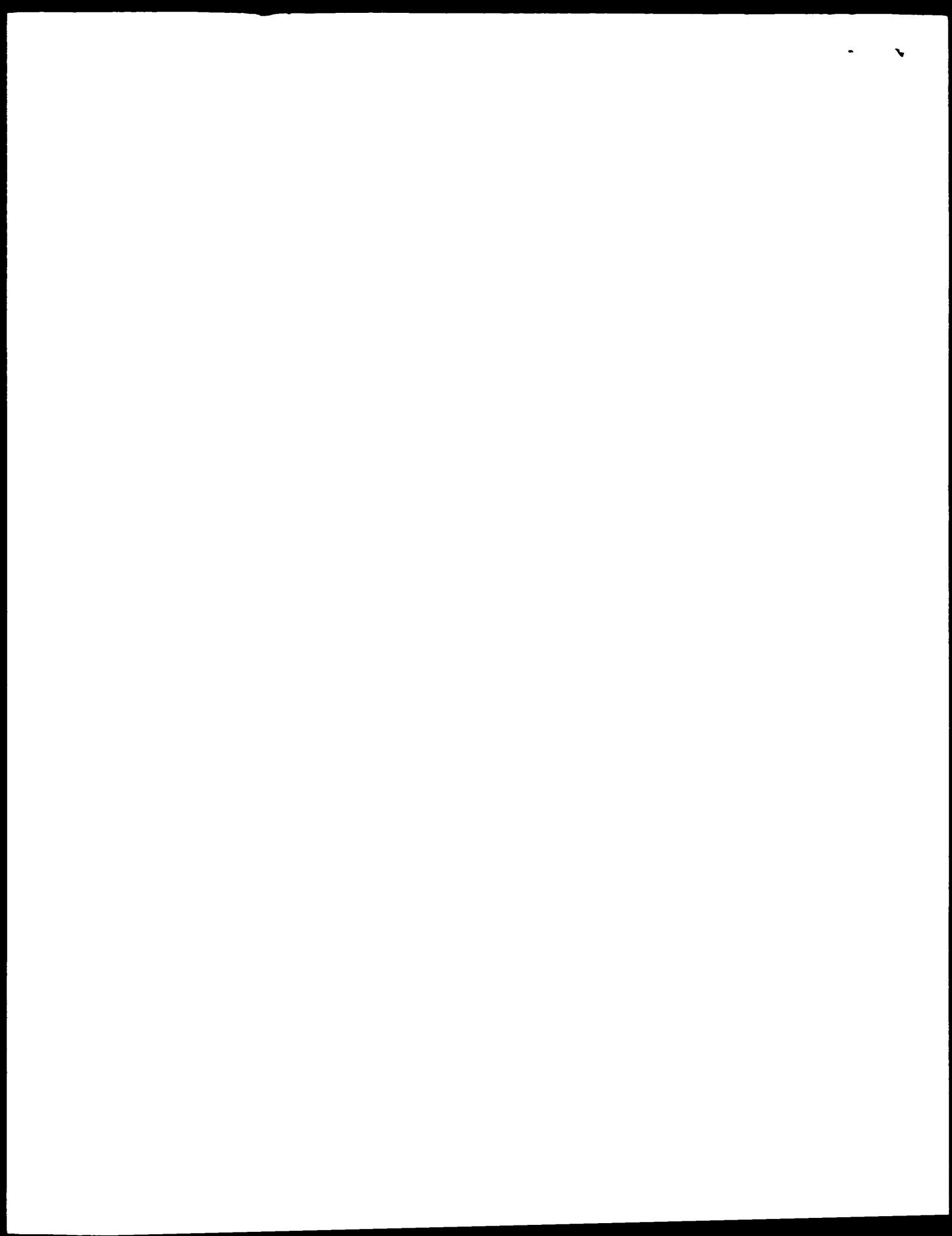
[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-251302

(43)公開日 平成11年(1999)9月17日

(51) Int.Cl.<sup>6</sup>  
H 01 L 21/3065  
C 23 F 4/00

識別記号

F I  
H 01 L 21/302  
C 23 F 4/00

C  
A

審査請求 有 発明の数1 O L (全4頁)

(21)出願番号 特願平10-228225  
(62)分割の表示 特願昭61-82440の分割  
(22)出願日 昭和61年(1986)4月11日  
(31)優先権主張番号 722623  
(32)優先日 1985年4月12日  
(33)優先権主張国 米国(US)

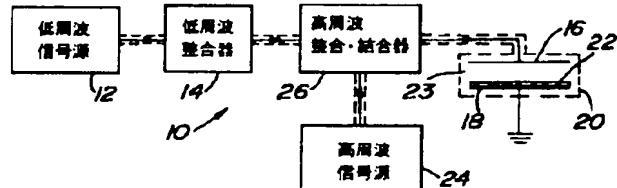
(71)出願人 597052824  
ラム リサーチ コーポレイション  
アメリカ合衆国 カリフォルニア フリモント カッシング パークウェイ 4650  
(72)発明者 デヴィット エイチ トレイシー  
アメリカ合衆国 コネチカット ノーウォーク オークウッド アヴェニュー 59  
(72)発明者 ブライアン ジー パーリステイ  
アメリカ合衆国 コネチカット ブリッジポート ハイ リツジ ロード 64  
(74)代理人 弁理士 矢野 敏雄 (外1名)

(54)【発明の名称】 プラズマエッティング方法

(57)【要約】

【課題】 高い空間周波数の非均一性を減少させるよう改良した低周波エッティング方法を提供すること。

【解決手段】 ウェーハのエッティング用の主エネルギー源を構成する低周波信号源の所定の出力と、低周波信号源よりも低い周波数の高周波信号源の所定の出力とを結合して、一対の電極間にプラズマエッティングのために供給し、高周波信号の周波数に同調された結合回路の周波数トラップを用いて、高周波信号源からの高周波信号が、低周波信号源に帰還されることを阻止し、結合回路の容量性手段により、低周波信号が周波数トラップを通過して高周波信号源に到達することを阻止して、エッティングの均一性を改善する。



## 【特許請求の範囲】

【請求項1】 プレーナー反応器を用いてプラズマガスを発生し、一対の電極の電極の一方には、エッティングすべきウェーハを装着するプラズマエッティング方法において、電源を一対の電極間に接続し、ウェーハのエッティング用の主エネルギー源を構成する低周波信号源の所定の出力と、前記低周波信号源よりも実質的に低い周波数の高周波信号源の所定の出力とを結合回路で結合するステップと；結合された前記低周波信号と高周波信号を前記結合回路から前記一対の電極間にプラズマエッティングのために供給するステップと；前記結合回路の手段により、前記高周波信号源と前記低周波信号源とを互いに絶縁し、前記高周波信号源からの高周波信号が、前記低周波信号源に帰還されることを阻止するために前記高周波信号の周波数に同調された前記結合回路の周波数トラップを用いてトラップするステップと；前記結合回路の容量性手段により、前記低周波信号が前記周波数トラップを通過して前記高周波信号源に到達することを阻止して、エッティングの均一性を改善するステップとを有していることを特徴とするプラズマエッティング方法。

10

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、プレーナー反応器を用いてプラズマガスを発生し、一対の電極の電極の一方には、エッティングすべきウェーハを装着するプラズマエッティング方法に関する。

## 【0002】

【従来の技術】 低周波プラズマエッティングシステムは周知である。このシステムでは、プレーナー反応器が設けられ、そこに、例えば、アルゴン、4 フッ化炭素の混合気体が低圧で供給される。反応器内では、一対の電極が、反応器外部の低周波源から給電され、前記気体をイオン化して、プラズマを形成する。一方の電極には、例えば、二酸化シリコン膜を有するシリコンのような半導体ウェーハが配置される。酸化シリコン膜は、電極への印加電圧と反応器内に形成されたプラズマとによって、フォトレジスト材の存在していない領域でエッティングされる。

30

【0003】 多くの低周波プラズマエッティングシステムにおける問題点の一つは、ウェーハのある領域でのエッティング速度が他の領域よりも速いということによって生じる非均一性の問題が多数存在することである。それら非均一性の問題のうちのあるものは、ウェーハの大きな領域に広がる極めて緩やかな非均一性に関連し、他は極めて局部的な非均一性に関連する。この局部的なパターンは、極めて迅速にエッティングしやすい小スポットを含む。他の場合には、ウェーハの全周にある半径の小さくて狭いリングが形成され、そこではウェーハの他の部分よりも10～20%速くエッティングが行われる。非均一性は、ウェーハが部分的にエッティングされた後で反応器

から取出された時に、肉眼で観察することができる。

【0004】 可視的非均一性は、二酸化シリコン膜を有するウェーハ上で色つき干渉パターンとして現れる。ウェーハの表面が部分的に不良となり、ウェーハが最終的に細分化されると不良製品となってしまう。半導体装置の製造において、エッティング速度の最も遅い領域においてもウェーハの膜が完全にエッティングされることを確実にするためには、十分な過エッティング時間が必要となる。このことは、速いエッティング速度の領域内では、エッティングされた膜の下の基板がプラズマにさらされ、それによって破損される危険性があることを意味する。

## 【0005】

【発明が解決しようとする課題】 本発明が解決すべき問題点は、プラズマエッティングシステムにおける上記問題点を解決することである。

【0006】 それゆえに本発明の目的は上記問題点を除くように改良された、速いエッティング速度のリングやスポット等、高い空間周波数の非均一性を減少させるよう改良した低周波エッティング方法を提供することである。

## 【0007】

【課題を解決するための手段】 上記問題点を解決するために、本発明は、電源を一対の電極間に接続し、ウェーハのエッティング用の主エネルギー源を構成する低周波信号源の所定の出力と、前記低周波信号源よりも実質的に低い周波数の高周波信号源の所定の出力とを結合回路で結合するステップと；結合された前記低周波信号と高周波信号を前記結合回路から前記一対の電極間にプラズマエッティングのために供給するステップと；前記結合回路の手段により、前記高周波信号源と前記低周波信号源とを互いに絶縁し、前記高周波信号源からの高周波信号が、前記低周波信号源に帰還されることを阻止するために前記高周波信号の周波数に同調された前記結合回路の周波数トラップを用いてトラップするステップと；前記結合回路の容量性手段により、前記低周波信号が前記周波数トラップを通過して前記高周波信号源に到達することを阻止して、エッティングの均一性を改善するステップとを有していることを提案するものである。

## 【0008】

【発明の実施の形態】 本発明の実施例によると、結合回路の整合回路網により、低周波信号源によってプレーナー反応器内にプラズマが発生されている間、高周波信号源へ反射して戻される高周波電力を最小にすることにインピーダンス変換を行う。

【0009】 整合回路網インピーダンスは、プレーナー反応器にプラズマが発生されておらず、また、高周波信号源がプレーナー反応器を含む負荷に整合していない時に変化する。

【0010】 低周波信号の周波数を、ほぼ400 kHz にする。

【0011】 高周波信号の周波数を、ほぼ27 MHz に

50

する。

【0012】本発明の他の目的と利点とは、添付した図面を参照しながら以下の記載および請求の範囲を読むことによって、当業者は明らかとなろう。

【0013】

【実施例】図1を参照すると、低周波プラズマエッティングシステム10は低周波信号源12を含んでいる。この明細書中「低周波」という言葉は、「低い無線周波(RF)」を意味し、「高周波」という言葉は、「高い無線周波(RF)」を意味するものとする。低周波信号源12からの出力信号は低周波の整合回路網14を介して印加される。従来用いられた低周波プラズマエッティングシステムにおいては、低周波信号源からの出力信号が一对の電極16, 18間に印加され、プレーナー反応器20内の気体をイオン化してプラズマを形成した。適当なフォトレジスト材を備えたウェーハ20がエッティング用電極18上に配置される。

【0014】本発明は従来の低周波エッティングシステムの改良に関連する。この改良は高周波信号源を使用し、高周波信号と信号源12からの低周波信号とを結合させることに関連する。図解した実施例においては、整合回路網14からの低周波信号と信号源24からの高周波信号とが高周波整合・結合回路26に印加される。

【0015】本発明の実施にあたっては、部分的エッティングされる膜によって測定したときに所望する滑らかさのエッティング均一性が得られるまで信号源24からの高周波信号の電力が増加される。信号源24からの高周波信号の電力は、信号源12からの低周波信号の電力の5%～10%の間であってよいことが見出された。100mmと125mmのシリコンウェーハ上のSiO<sub>2</sub>膜は種々のガラスの膜の高選択性エッティングは、高周波信号源から印加される電力が上記範囲内にあるときに成功する。比較的引きレベルの高周波信号を比較的高いレベルの低周波信号と混合することは、装置において生じるプロセスに重要な影響を与える、しかもエッティングの均一性を改善するということも見出された。

【0016】図1に示した実施例において、125mmのウェーハのSiO<sub>2</sub>膜をエッティングするのに必要な仕様は、低周波信号源12からの出力が400kHzで450ワット、高周波信号源24からの出力が27.13MHzで30ワット、プレーナー反応器20のチャンバ23内の処理圧力が2.0トル(Torr)である。電極16と18の材料はそれぞれグラファイトとアルミニウムである。ウェーハ22と電極16との間の間隔は約6.35mm(0.25インチ)であり、気体流体はアルゴンが約200sccm、CF<sub>4</sub>が約40sccm、CHF<sub>3</sub>が約40sccmである。

【0017】高周波整合・結合回路26は種々異なる形に構成することができる。その一つの構成が図2に示されている。この回路26の目的は高低の周波信号源12

10

20

30

40

と24とを互いに絶縁することである。

【0018】図2を参照すると、高周波トラップ28が高周波信号源24の周波数、例えば27.13MHzに同調されていて、並列接続されたコンデンサ30とインダクタ32とを含んでいる。トラップ28は、信号源24からの信号が信号源12に帰還されることを阻止するとともに、信号源12からの低周波信号は減衰させることなく該トラップ28を通過させる。

【0019】コンデンサ34は、トラップ28を通過する低周波の信号から高周波信号源24を効果的に絶縁する。

【0020】コンデンサ35と、インダクタ36と、コンデンサ34とからなる整合回路網は高周波信号源24のライン38におけるインピーダンスを負荷に整合させる。一実施例においては、高周波信号源24のインピーダンスは50Ωであるが、負荷のインピーダンスは約300～400Ωの抵抗と100～200pFの容量が並列になっている。

【0021】コンデンサ35と34とは、プラズマが信号源12からの低周波信号で励起されている間に信号源24へ反射して戻される高周波信号の電力を最小にするように調節可能である。低周波放電がない時には、負荷のインピーダンスは大きく変化し、信号源24からの高周波信号は、負荷とはよく整合しない。

【0022】比較的小さいレベルの高周波信号を付加すると、何故低周波エッティングシステムが改善されるのかその理由は詳かではない。しかし高周波放電の付加がプラズマをいつでも維持するという仮説は成立する。400kHzの低周波のみに関連するエッティング処理においては、プラズマは交番する半サイクル毎に消滅することが知られている。このことは、ほぼ検出可能なゼロ交差毎に消滅するプラズマからの光を光電子増倍器でみるとによって実証可能である。

【0023】27MHzの信号が付加されると、プラズマチャンバ内で周波数信号なしでも安定した放電を維持するに足る電力が存在する。それは弱い電力ではあるが、そこに存在する。プラズマチャンバ内のイオンは終始光放出を維持する。プラズマの連続的オン・オフの結果としてエッティングしたウェーハ内に不安定な非均一性が生じる恐れがあるが、全ウェーハ上で一種の均一イオン化を終始維持することによってエッティングはより一層均一になる。

【図面の簡単な説明】

【図1】図1は本発明の方法によって改良された低周波プラズマエッティングシステムの概略図。

【図2】図2は図1のシステムに使用することができる結合回路の概略図。

【符号の説明】

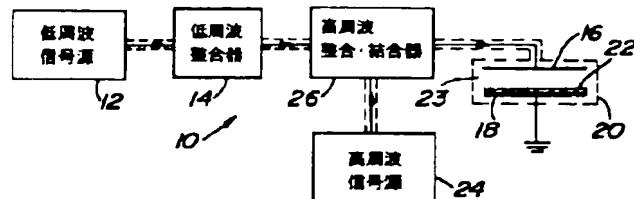
10 プラズマエッティングシステム、 12 低周波信号源、 14 低周波整合回路網、 17・18 電

50

5  
極、 20 プレーナー反応器、 22 ウエーハ、  
10

24 高周波信号源、 26 整合・結合回路

【図1】



【図2】

